



Institutskolloquium

Dienstag, 12.11.2024

Raum 1.348, Pfaffenwaldring 47, 70569 Stuttgart

- 09:30 Herr Felix Möhle (MA)
Betreuer: M. Meyer
Entwurf und Implementierung einer Ethernet-Schnittstelle für ein experimentelles objektbasiertes Rechnersystem
- 10:00 Herr Tim Büsing (MA)
Betreuer: M. Meyer, C. Köhler
"Fast Branch Misprediction Recovery" für einen objektbasierten superskalaren "out-of-order" Prozessor in VHDL
- 10:30 Herr Timo Madeheim (MA)
Betreuer: M. Meyer
Entwurf und Implementierung einer Infrastruktur in VHDL zur Kopplung von FPGA-Boards über PCI Express zum Anschluss von Peripherie an einen objektbasierten Forschungsprozessor
- 11:00 Herr Robin Lux (FA)
Betreuer: C. Köhler, M. Meyer
Implementierung einer Virtuellen Speicherverwaltung für einen experimentellen RISC-V Prozessor und Nachweis ihrer Funktion durch Inbetriebnahme eines multitaskingfähigen Lehrbetriebsystems